

# 민관협력 기반 반도체 연구 인프라 모델: 글로벌 사례 분석과 시사점

## Public-Private Partnership-Based Semiconductor Research Infrastructure Models: Global Case Analysis and Implications

박종현 (J.H. Park, stephanos@etri.re.kr) 반도체연구정책센터 책임연구원  
장하은 (H.E. Jang, haemun.jang@etri.re.kr) 반도체연구정책센터 연구원  
민대홍 (D.H. Min, dhmin@etri.re.kr) 반도체연구정책센터 책임연구원  
민수진 (S.J. Min, sjmin@etri.re.kr) 반도체연구정책센터 선임연구원  
최세솔 (S.S. Choi, saesol.choi@etri.re.kr) 반도체연구정책센터 책임연구원/센터장

### ABSTRACT

This study analyzes four representative models of global public-private partnership-based semiconductor research infrastructures into four models—that is, ecosystem-integrated hubs, neutral open-innovation platforms, industrial-grade testbeds, and integrated R&D—mass production systems. The analysis demonstrates that competitiveness derives from the integrated design of governance, investment, and talent ecosystems, rather than from facility expansion alone. Accordingly, South Korea must accelerate the transition toward industrial R&D by establishing neutral, effective governance, and hybrid investment structures, while strengthening next-generation foundations through pre-competitive R&D and industrial-scale verification.

**KEYWORDS** IMEC, LSTC-Rapidus, NY CREATES, TSRI, 고도화, 민관협력, 반도체, 인프라

## I. 서론

글로벌 반도체 산업은 미·중 기술 경쟁의 장기화와 공급망 재편, 첨단 기술의 안보 자산화 등 구조적 변화 속에서 국가 전략산업으로서의 중요성이 더욱 높아지고 있다[1]. 특히 선단 공정의 미세화가 2nm 이하 영역으로 진입함에 따라 연구 개발 비용

과 기술적 불확실성이 급격히 증가하고 있으며, 설계-소자-공정-패키징-검중에 이르는 전 주기 기술의 복합화도 심화되고 있다[2,3]. 이러한 환경은 단일 기업이 모든 기술을 독자적으로 확보·수행하기 어려운 구조를 만들고 있으며, 반도체 기술 개발 방식 또한 개별 기업 중심에서 국가 차원의 협력 기반 연구 개발 체계로 전환되고 있다.

\* DOI: <https://doi.org/10.22648/ETRI.2026.J.410301>

\* 본 연구는 정부(과학기술정보통신부)의 재원으로 한국연구재단-국가반도체연구실지원핵심기술개발사업(R&D)의 지원을 받아 수행된 연구임[RS-2023-00265518, 국가 반도체연구 정책 센터, 실행과제번호 26JF1110].



이에 따라 주요국은 공공 투자와 민간 역량을 결합한 민관협력형 반도체 연구 인프라를 구축하고 있다. 이러한 인프라는 산학연 협력, 공동 실증, 공정 테스트베드, R&D-양산 연계 등 다양한 형태로 운영되며, 첨단 반도체 개발에 수반되는 기술 검증 부담과 개발 리스크를 분담하는 기반으로 기능하고 있다. 결과적으로 국가 반도체 경쟁력은 개별 기업의 역량을 넘어 연구 인프라의 구조와 운영 방식에 의해 좌우되는 양상이 뚜렷해지고 있다.

이에 주요국은 TSRI(산학연 허브), IMEC(개방형 혁신 플랫폼), NY CREATES(산업급 테스트베드), LSTC-라피더스(R&D-양산 연계) 등 각기 다른 모델을 통해 협력 구조와 기술 연계 방식을 차별화하고 있다.

본고는 민관협력 기반 반도체 연구 인프라의 4대 운영 모델—① 산학연 허브, ② 개방형 혁신 플랫폼, ③ 산업급 테스트베드, ④ R&D-양산 연계—을 중심으로 글로벌 사례를 분석한다. 이를 통해 각 모델의 특징과 시사점을 도출하고, 한국의 민관협력 반도체 연구 인프라의 전략적 방향을 제시하고자 한다.

## II. 글로벌 반도체 R&D 인프라의 4대 핵심 모델 분석

### 1. 생태계 집적 및 산학연 허브 모델: TSRI

#### 1.1 개요

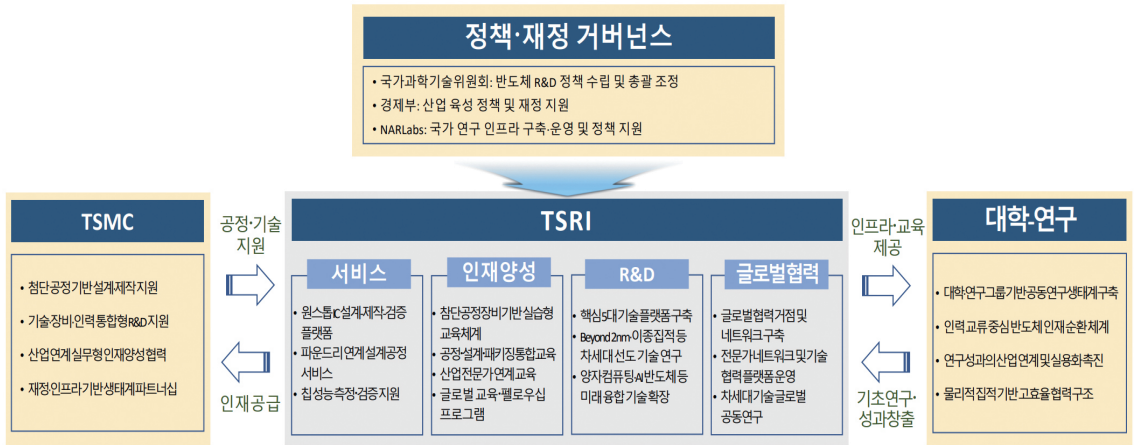
대만의 TSRI(Taiwan Semiconductor Research Institute)는 분산된 반도체 연구 역량을 통합하고 설계-제조-패키징-테스트까지 전 주기 연구 개발을 지원하기 위해 설립된 국가 반도체 R&D 허브 기관이다. TSRI는 2019년 대만 국가실험연구원(NARLabs) 산하 국립나노소자연구소(NDL)와 국립칩설계센터(CIC)를 통합하여 설립된 기관으로, 반도체 설계 역량과 소자·공정 연구 역량을 하나의 플랫폼으로

결합한 통합형 연구기관이라는 점에서 특징적이다[4,5]. 이를 통해 기초 연구에서 실제 칩 제작 및 검증까지 이어지는 전 주기 연구 개발 체계를 구축하고, 학계·산업계·연구기관을 연결하는 국가 차원의 반도체 연구 협력 플랫폼 역할을 수행하고 있다.

TSRI는 석박사급 연구자가 약 70%를 차지하는 연구 중심 조직으로 운영되고 있으며, 정부 출연금(약 81%)과 민간 협력 재원(약 19%)으로 구성된 안정적인 재원 구조를 바탕으로 장기적인 연구 개발과 산학연 협력 플랫폼 운영을 지속적으로 추진하고 있다[6]. 이러한 기반 위에서 TSRI는 단순한 연구기관을 넘어 산학연 역량을 집적·연계하는 국가 반도체 혁신 허브로 자리매김하고 있다.

#### 1.2 주요 특징

TSRI 모델의 핵심 특징은 그림 1과 같이 정부와 민간이 결합된 협력 구조를 기반으로, 분산된 산학연 역량을 집적·연계하는 생태계 허브형 운영에 있다. 다만 정부는 안정적인 재정 지원을 통해 연구 인프라와 교육 프로그램을 운영하고 있으며, TSMC를 비롯한 민간 기업은 첨단 공정 기술, 장비, 전문 인력 등을 제공하여 연구와 교육에 직접 참여하고 있다. 특히 TSMC는 대학 공동연구실 설립, 첨단 공정 기반 설계 프로그램 제공, MPW(Multi-Project Wafer) 제작 지원 등을 통해 대학 연구자와 학생들이 실제 산업 환경에 가까운 조건에서 연구를 수행할 수 있도록 지원하고 있다[7]. 또한, 공정 기반 설계-제작 지원과 기술·인력·재정이 결합된 통합형 협력을 통해 산업 연계 연구와 인재 양성을 동시에 추진하고 있다. 이러한 협력 구조는 TSRI가 단순한 공공 연구기관에 머무르지 않고 산업 생태계와 직접 연결된 실증 플랫폼으로 기능하도록 하는 중요한 기반이 된다.



**그림 1 TSRI의 생태계 집적 및 산학연 허브 모델**

이를 뒷받침하는 물적 기반으로 TSRI는 개방형 연구 인프라 플랫폼을 중심으로 학계와 산업계를 연결하는 핵심 역할을 수행한다. 약 3,200m<sup>2</sup> 규모의 개방형 클린룸을 24시간 운영하며, 150/200mm 웨이퍼 기반 연구 장비를 제공하고 있고[7], 2025년부터 4년간 약 80억 대만달러를 투자해 300mm 웨이퍼 공정 시설 구축도 추진 중이다[8]. 이러한 인프라를 기반으로 칩 설계, 파운드리 연계 제작, 성능 측정 및 검증까지 지원하는 윈스톱 IC 설계 서비스 플랫폼을 운영하고 있으며, 연간 2,000개 이상의 칩 제작 프로젝트와 약 380개 연구팀·5,000명 이상의 연구자가 활용하고 있다[7]. 또한, 50여 개 대학·연구그룹과의 협력 네트워크를 통해 공동연구와 인력 순환을 촉진하고 있다. 연구분야 측면에서도 AI SoC, 실리콘 포토닉스, 스마트 센서, 첨단 패키징, 화합물 반도체 등 5대 기술 분야를 중심으로 하되, 일본산업기술종합연구소(AIST)와 2nm 이하 CFET 구조 연구, 핀란드 IQM과의 양자컴퓨팅 협력 등 글로벌 공동연구도 병행하며 산학연 연계 기반 응용·실증 중심 연구체계를 구축하고 있다[7,9,10].

이러한 인프라는 인재 양성과도 긴밀하게 연계된다. TSRI는 제조 공정, 칩 설계, 패키징, 공정 제어 등 100개 이상의 전문 교육 과정과 200개 이상의 교육 세션을 운영하며, 연간 약 2만 명 이상의 교육 참여자를 배출하고 있다[7]. 첨단 장비 기반의 실습 교육과 산업 전문가의 기술 지원을 결합함으로써 현장에 즉시 투입 가능한 실무형 인재 양성을 갖추고 있으며, 유럽 대학과 협력한 학점 연계 프로그램, 글로벌 반도체 교육 과정, 박사과정 대상 펠로우십 프로그램 등을 통해 글로벌 반도체 교육 네트워크도 꾸준히 확대하고 있다. 여기에 더해 TSRI는 대만 반도체 산업의 핵심 거점인 신주과학단지 에 위치하여 국립칭화대(NTHU), 국립양명교통대(NYCU), 산업기술연구원(ITRI), TSMC 등과 차량으로 약 30분 이내의 거리에서 긴밀한 클러스터 기반 협력 네트워크를 형성하고 있다[6,11]. 이러한 물리적 근접성은 아이디어 발굴에서 설계, 시제품 제작, 테스트, 양산 연계에 이르는 전 과정에서 협력 속도를 높이는 한편, 산학연 간 인력 순환과 지식 확산이 이루어지는 집적형 혁신 생태계의 기반이 되고 있다.

### 1.3 시사점

TSRI 모델은 분산된 연구 역량을 통합하고 산업과 연구를 연결하는 국가 반도체 혁신 플랫폼으로 기능하고 있다는 점에서 중요한 의미가 있다. 특히 TSRI 모델은 전 주기 연구 개발 인프라, 민간 참여 기반 산학협력, 실무형 인재 양성, 클러스터 기반 협력 구조를 유기적으로 결합한 국가 반도체 혁신 플랫폼으로서 반도체 기술 경쟁력 확보를 위한 효과적인 정책 수단으로 평가된다.

다만, 허브 중심 구조의 특성상 특정 지역이나 기업에 대한 의존도가 높아질 수 있으며, 핵심 인프라와 협력 네트워크가 특정 거점에 집중될 경우 생태계 확장성과 지역 균형 발전 측면에서 한계가 발생할 수 있다. 따라서 유사 모델을 도입할 경우, 단일 허브에 역량을 집중하기보다 거점 간 역할 분담을 통한 허브-스포크(Hub-and-Spoke) 구조를 병행하고, 다양한 대학·연구기관·기업의 참여를 확대하여 생태계의 다양성과 지속 가능성을 확보하는 방향으로 정책을 설계할 필요가 있다.

## 2. 중립적 개방형 혁신 플랫폼 모델: IMEC

### 2.1 개요

IMEC은 1984년 벨기에 플랑드르 지역에서 설립된 비영리 연구기관으로, 반도체 분야의 세계적인 중립적 개방형 혁신 플랫폼이다. IMEC의 핵심가치는 단순한 장비 제공이나 연구 대행이 아니라, 글로벌 생태계 구성원들이 동일한 인프라 위에서 선행 기술을 공동으로 검증하는 개방형 실증 허브에 있다. IMEC은 스스로를 세계 최대의 독립적 나노전자·디지털 기술 연구혁신 허브로 규정하며[14], 중립적이고 개방적인 혁신 모델을 통해 산업계와 학계를 연결하고 있다.

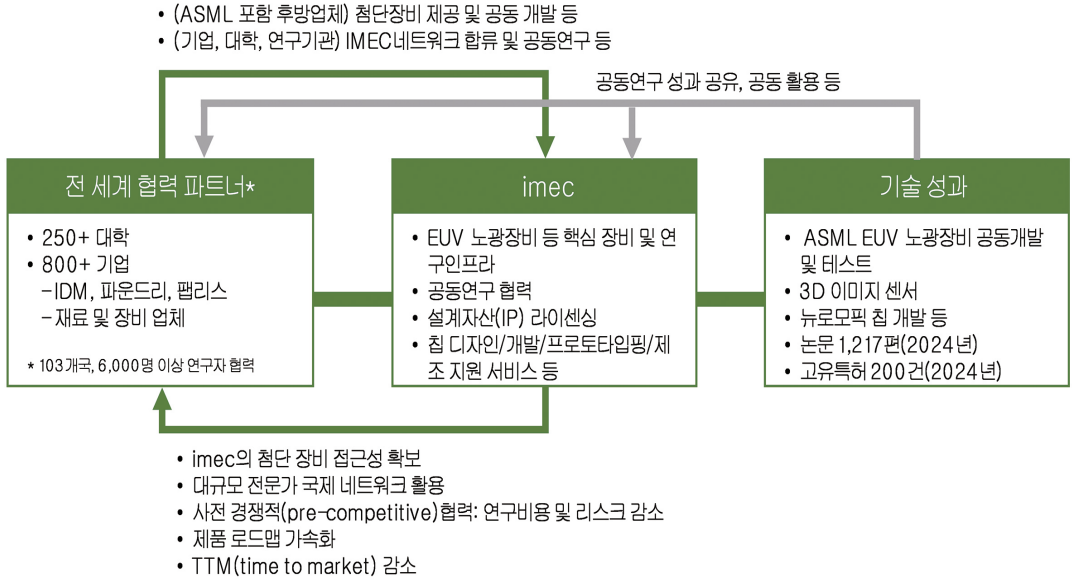
IMEC은 소자, 공정, 설계, 계측, 패키징, 응용을 아우르는 반도체 전 주기 연구 역량을 보유하고 있다. 2024년 기준으로 IMEC은 6,000명 이상의 인력, 800개 이상의 기업, 250개 이상의 대학이 참여하는 글로벌 협력 생태계를 운영하고 있으며[12], 이러한 협력 구조를 통해 연구실과 시장 사이의 간극을 줄이고, 기업들이 산업 수요에 부합하는 해법을 더욱 신속하게 개발할 수 있도록 지원하고 있다.

인프라 측면에서도 IMEC은 선단 반도체 실증의 핵심 거점으로 자리하고 있다. 이러한 IMEC은 35억 유로 가치의 300mm 파일릿 라인과 첨단 클린룸을 보유하고 있으며, 2024년에는 ASML과 공동으로 네덜란드 벨드호벤에 High NA EUV Lithography Lab을 개소하였다[14]. 이를 통해 2nm 이하 공정의 핵심 기술인 0.55NA 노광 기술을 조기에 실증할 수 있는 개발 플랫폼을 구축하고, 차세대 공정 기술의 지속적 선점을 위한 기반을 마련하고 있다.

### 2.2 주요 특징

IMEC 운영의 핵심은 ‘공공의 안정성’과 ‘산업의 시장성’을 결합한 혼합형 재원 구조에 있다. 2024년 총 운영 수익(Operating Income)은 10.3억 유로이며, 이 중 산업계 협력 수입(Turnover)이 약 73%(7.5억 유로)를 차지한다[13]. 이는 IMEC이 산업계와의 협력을 통해 연구의 시장 적합성을 확보하는 동시에, 플랑드르 정부의 보조금을 기반으로 장기 기초연구와 고위험 인프라 투자를 병행하는 구조임을 잘 보여준다.

이러한 재원 구조는 IMEC 고유의 개방형 혁신 모델과 긴밀하게 연결된다. 그림 2에서처럼 IMEC의 개방형 혁신 모델은 단순한 공동연구를 넘어, 다수의 파트너가 연구비용과 성과를 공유하는 구조 위에서 작동한다. IMEC은 파트너 간 신뢰와 존중을 협력의 핵심 가치로 제시하고 있으며, 이러한 구



출처 Reprinted from 민수진 외, “첨단반도체 R&D 협력 사례 분석: IMEC, TSRI, NSTC를 중심으로,” 전자통신동향분석, 제38권 제4호, 2023. 8.

**그림 2 IMEC의 중립적 개방형 혁신 플랫폼 운영 구조**

조는 Intel, TSMC 등 경쟁 관계에 있는 기업들이 동일한 플랫폼에 함께 참여할 수 있는 제도적 토대가 된다. 나아가 IMEC은 특정 기업에 대한 의존도를 억제하기 위해 단일 기업의 수입 비중을 4% 이내로 제한하는 원칙을 운영하는 것으로 알려져 있으며[5], 이 규칙은 특정 기업의 이해관계가 전체 연구 방향을 좌우하지 않도록 하는 중립성 장치로서, 개방형 혁신 플랫폼으로서의 신뢰를 유지하는 핵심 기반이 되고 있다.

이와 같은 협력 원칙은 R&D 운영 방식에도 그대로 구현된다. IMEC의 연구 개발은 다자 공동연구, 양자 협력, 정부 지원 프로젝트가 결합된 복합적 구조로 운영되며, 그 중심에는 산업협력프로그램(IIAP: Industrial Affiliation Program)이 있다. IIAP는 다수의 참여기관이 경쟁 이전 단계의 공통 기반 기술을 공동으로 검증하고 비용과 성과를 공유하는 구조로, 장비·소재·공정·설계 분야의 개발 일정을 정렬하고 기술 로드맵의 정합성을 높이는 역할을

수행한다. IMEC은 이를 통해 반도체 가치사슬 전반의 기업과 연구기관이 참여하는 네트워크형 혁신 모델을 운영하며, 선단 반도체 연구 개발에 수반되는 비용과 위험을 효과적으로 분담하고 있다.

이러한 공동 실증 구조의 효과는 극자외선(EUV: Extreme Ultraviolet) 리소그래피 사례에서 잘 드러난다. ASML은 2006년 IMEC과 Albany NanoTech에 업계 최초의 풀필드 EUV 시스템(Full-field EUV System)을 공급하였으며[15], 이후 IMEC은 실제 제조환경에 근접한 연구 인프라에서 EUV 학습과 검증의 핵심 거점으로 기능해 왔다. 특히 2024년 하이-NA EUV 랩(High NA EUV Lab) 개소를 계기로 IMEC은 프로토타입 high-NA EUV 스캐너와 공정·계측 장비에 대한 접근을 제공함으로써, 기술 도입의 학습곡선(Learning Curve) 단축과 제조 적용 이전 단계의 위험 저감을 지원하는 공동 실증 플랫폼으로서의 역할을 한층 강화하였다[14]. 이러한 점에서 IMEC은 단순한 장비 보유 기관이 아니라,

장비·소재·공정·계측을 유기적으로 연결하는 중립적 공동 실증 플랫폼으로 이해하는 것이 적절하다.

### 2.3 시사점

IMEC 사례는 혁신 플랫폼의 성패가 대규모 시설 그 자체보다 운영 규칙과 중립성 설계에 달려 있음을 잘 보여준다. IMEC의 경쟁력은 첨단 파일릿 라인 보유에만 그치지 않고, 다양한 가치사슬 주체가 동일 인프라에서 사전경쟁 연구를 수행할 수 있도록 비용·성과 공유, 신뢰 기반 협력, 장기 인프라 투자 구조를 결합한 운영 모델에서 비롯된다. 또한, IMEC은 선단 반도체 분야일수록 개별 기업의 단독 개발보다 공동 실증 플랫폼의 효율성이 높아질 수 있음을 시사한다. High NA EUV 사례에서 확인되듯, 차세대 공정 전환기에는 장비, 소재, 공정, 계측이 동시에 성숙해야 하는 만큼, 초기 리스크를 공동으로 흡수하고 학습곡선을 앞당기는 중립적 테스트 베드가 더욱 중요해진다.

국내에서는 IMEC의 선단 공정 모델을 그대로 복제하기보다 첨단 패키징, 실리콘 포토닉스 및 AI 반도체용 광연결, 차세대 전력반도체 등 전략 분야를 중심으로 특화형 공동 실증 플랫폼을 단계적으로 구축하는 접근이 현실적이다. 이때 핵심은 장비 확충 자체보다 참여 규칙, 성과 활용 원칙, 인력 교류 구조, 공공-민간 혼합 재원 구조를 함께 설계하는 데 있다.

## 3. 산업급 실증 및 상용화 테스트베드 모델: NY CREATES

### 3.1 개요

NY CREATES(New York Center for Research, Economic Advancement, Technology, Engineering, and Sci-

ence)는 뉴욕주 정부 지원 아래 운영되는 비영리 연구기관으로, 첨단 반도체 및 나노기술 연구 인프라를 구축·운영하고 산업 협력 플랫폼을 제공하고 있다. 2018년에 설립된 NY CREATES는 SUNY Polytechnic Institute 산하 CNSE가 구축한 Albany NanoTech Complex(ANC)의 운영권을 2019년에 이관받아 반도체 연구 개발과 산업 협력 사업을 본격적으로 수행하고 있다[16].

또한, NY CREATES는 CHIPS and Science Act에 따라 설립된 국가 반도체 연구 협력 플랫폼인 NSTC의 핵심 인프라 파트너로 참여하고 있으며, Albany NanoTech Complex는 NSTC의 주요 프로그램인 CHIPS for America EUV Accelerator 구축 거점으로 활용되고 있다.

### 3.2 주요 특징

NY CREATES의 핵심 경쟁력은 Albany NanoTech Complex를 중심으로 구축된 산업 수준의 반도체 공정 연구 인프라에 있다. Albany NanoTech Complex는 약 165만 평방피트 규모의 연구시설과 다수의 반도체 연구용 Fab을 포함한 대형 반도체 연구 개발 단지로, 대부분의 클린룸이 ISO Class-1 수준으로 운영되고 있으며 300mm 웨이퍼 공정 장비를 갖추고 있다[17]. 단지는 NanoFab Xtension, NanoFab North, NanoFab Central, NanoFab South 등 다양한 공정 연구시설로 구성되어 있으며, 소재·소자 연구, 공정 실증, 장비 검증, 시제품 제작 등 폭넓은 연구 활동이 이루어지고 있다. 특히 NanoFab Reflection 시설은 NSTC의 EUV Accelerator 프로그램 수행을 위해 확장이 진행 중이며, ASML의 차세대 High-NA EUV 리소그래피 장비 도입도 예정되어 있다[18]. 이러한 인프라는 단순한 연구시설을 넘어 기업과 연구기관이 공동으로 공정 기술을 개발하고 산업 적용 가능성을 검증할 수 있는 산업급 반도체

공정 테스트베드(Testbed)로 기능하고 있다.

이를 기반으로 NY CREATES는 글로벌 반도체 기업과 공동연구 개발을 수행하는 한편, 기업 및 연구기관이 공정 검증, 시제품 제작, 장비 테스트 등을 수행할 수 있도록 Fab과 장비를 개방하고 있다. 자체 생산시설을 보유하지 않은 기업이나 연구기관도 첨단 공정 연구와 기술 실증을 수행할 수 있는 환경을 제공한다는 점에서, NY CREATES는 미국 반도체 연구 개발 생태계의 실질적인 공유 인프라로 자리하고 있다.

이러한 인프라 운영은 공공 지원과 민간 협력을 결합한 공공-민간 협력형 거버넌스 구조에 의해 뒷받침된다. 기관 운영은 비영리 조직이 담당하며, 전

략적 방향과 정책적 지원은 뉴욕주 정부와 연방정부의 반도체 산업 정책과 연계하여 수립된다. 이사회(Board of Directors)가 기관 전략과 주요 사업 방향을 결정하고 산업계와 연구기관이 참여하는 자문체계를 통해 연구 프로그램이 운영된다.

재원 구조는 연방정부, 주정부, 민간 기업 투자가 결합된 형태로 구성된다. CHIPS and Science Act와 연계하여 Albany NanoTech Complex에는 CHIPS for America EUV Accelerator 구축을 위해 약 8억 2,500만 달러의 연방정부 지원이 이루어지고 있으며, 뉴욕주 정부도 약 10억 달러 규모의 투자를 추진하고 있다. 여기에 IBM, Applied Materials, Tokyo Electron 등 기업이 참여하는 약 100억 달러 규모의

**표 1 NY CREATES 협력파트너십 및 인력양성 프로그램 현황**

1. 협력파트너십		
유형	기업/기관	협력 내용
기업	IBM	High-NA EUV 기반 차세대 반도체 개발 협력
	Micron	메모리 중심 반도체 기술 협력
	Applied Material	반도체 소재 및 공정 장비 공급 및 개발 협력
	Tokyo Electron	첨단 공정 장비 제공 및 리소그래피 개발 협력
기관	ASML	High-NA EUV 노광장비(EXE:5200) 운용기술 협력
	CEA-Leti(프)	MRAM 등 메모리 기술 협력 및 연구원 파견
	Fraunhofer IPMS(독)	300mm 웨이퍼 기반 강유전체 메모리 개발 협력
	IMEC(벨)	에너지부(DoE)의 초전도 AI/양자 컴퓨팅 공동연구 프로젝트 협력
	NNFC/KIAT(한)	R&D 협약, 인력 교류, 공동 플랫폼 구축(예정)
2. 인력양성		
유형	프로그램명	주요 내용
신규 인력양성	Work-Based Learning	Albany Complex 내에 위치한 테크밸리고등학교(TVHS) 재학생을 대상으로 현장실습과 연계한 정규 교육
	인턴십/부트캠프/워크숍	대학생을 대상으로 반도체 및 공정 실습 기회 제공
재직자·전직자 Skill-up	EASEL 기술 워크숍	대학 교수/강사를 대상으로 파트너 기업과 연계한 반도체 기술 커리큘럼 개발 및 교수 역량 강화
	Vet STEP	軍 예비전역자를 대상으로 한 반도체 기술자 양성 프로그램(총 10주 코스)
	LaGuardia Community College 협력	뉴욕 지역 기술계 학생을 대상으로 Fab 환경 기반의 직업훈련 및 장비 실습

출처 저자 작성.

공공-민간 공동 투자 프로젝트가 병행 추진되고 있다[19,20].

이와 함께 NY CREATES는 정부 투자로 구축된 연구 인프라를 기반으로 기업 및 연구기관과의 공동연구 개발, 시설·장비 이용, 연구 협력 계약 등을 통해 추가 재원을 확보하고 있다. 이러한 구조는 공공 연구 인프라를 토대로 산업 참여와 기술 상용화를 동시에 촉진하는 공공-민간 협력형 반도체 연구 플랫폼 모델의 특징을 잘 보여준다(표 1).

산학협력 측면에서 NY CREATES는 글로벌 반도체 기업, 연구기관, 정부기관이 참여하는 산업 협력 네트워크를 구축하고 있다. 주요 파트너로는 IBM, Micron, Applied Materials, Tokyo Electron, ASML 등이 있으며, 이들은 장비 제공, 공동연구 수행, 공정 실증 프로젝트 등을 통해 연구 인프라 활용에 참여하고 있다. 또한, 프랑스 CEA-Leti, 독일 Fraunhofer IPMS, 벨기에 IMEC 등 주요 글로벌 연구기관과의 공동연구를 통해 국제 반도체 연구 협력 네트워크도 형성하고 있다. 이러한 협력은 반도체 기술 개발에 그치지 않고 장비 및 소재 공급망 협력 확대에도 이바지하고 있다[21].

인력양성 측면에서도 NY CREATES는 연구 인프라를 기반으로 한 현장 중심 교육 프로그램을 운영하고 있다. 학생, 재직자, 구직자를 대상으로 반도체 장비 실습, 기업 연계 교육, 기술 워크숍 등을 제공하여 산업 수요에 부합하는 전문 인력을 양성하고 있다. 또한, 기술 스타트업을 대상으로 연구 인프라와 기업 네트워크를 연계하여 기술 검증과 사업화를 지원함으로써 혁신 기술 창업과 산업 생태계 확장을 촉진하고 있다[22].

### 3.3 시사점

NY CREATES 사례는 반도체 연구 인프라 정책에 있어 주목할 만한 시사점을 제공한다. 무엇보다

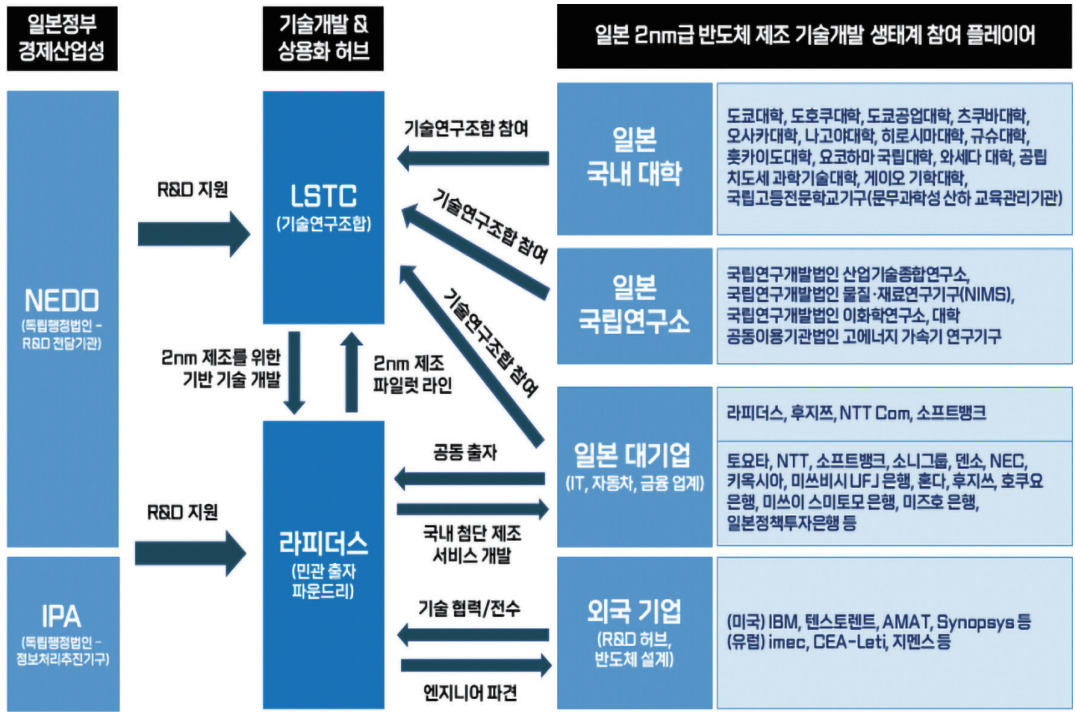
산업 수준의 반도체 공정 인프라를 기반으로 연구 개발과 상용화를 직접 연결하는 공정 기반 테스트베드 모델을 구현하고 있다는 점이 핵심이다. 이러한 모델이 실현될 수 있었던 배경에는 정부의 초기 투자와 민간 기업의 장비·기술 투자를 결합한 공공-민간 협력형 재원 구조가 있으며, 이는 단일 주체의 역량만으로는 조성하기 어려운 대규모 연구 인프라 구축을 가능하게 한 토대가 되었다. 또한, 실제 공정 환경을 활용한 연구와 교육을 긴밀하게 연계함으로써 기술 개발·산업 실증·인력양성을 하나의 플랫폼 안에서 통합적으로 수행하고 있다는 점도 주요한 특징이다. 이러한 점을 종합할 때, NY CREATES는 첨단 반도체 공정 인프라를 활용하여 기술 실증과 상용화를 지원하는 대표적인 ‘산업급 반도체 테스트베드 모델’로 평가할 수 있다.

## 4. R&D-양산 일체형 기술도약 모델: LSTC-라피더스

### 4.1 개요

일본의 반도체 R&D 인프라 모델은 그림 3에서 처럼 차세대 반도체 설계·공정 원천기술을 연구하는 ‘최첨단반도체기술센터(LSTC, 2022년 설립)’와 이를 실제 상용화하여 2nm 이하 공정을 양산하는 파운드리 기업 ‘라피더스(Rapidus, 2022년 설립)’가 긴밀하게 결합된 ‘R&D-양산 일체형’ 구조를 특징으로 한다.

이는 40nm급 레거시 공정에 머물러 있던 일본의 반도체 제조역량을 2nm 선단 노드로 단기간에 도약(Leapfrog)시키려는 전략적 판단에서 비롯된 것이다. 특히 히가시 테츠로가 LSTC 이사장과 라피더스 회장을 겸임하는 구조는 연구 개발과 양산화 간의 연계를 제도적으로 뒷받침하는 거버넌스 설계로 볼 수 있다[23,24].



출처 저자 작성.

그림 3 일본의 R&D(LSTC)-양산(라피더스) 연계 모델

## 4.2 주요 특징

표 2와 표 3에 처처럼 일본 모델의 핵심은 연구소(LSTC)와 파운드리(Rapidus)가 단일 로드맵하에서 기술을 공동개발하고 상용화하는 밀착 연계 구조

표 2 LSTC 및 라피더스의 전략적 역할 분담

구분	LSTC	라피더스
주요 역할	<ul style="list-style-type: none"> <li>Beyond 2nm 공정 기술 개발</li> <li>Short-TAT 제조 기술 연구</li> <li>2nm Edge-AI 가속기 개발</li> </ul>	<ul style="list-style-type: none"> <li>파일럿라인 개발, 구축·운영</li> <li>시제품 제작 및 검증</li> <li>2027년 2nm 양산 실현</li> </ul>
핵심 산출물	<ul style="list-style-type: none"> <li>2nm 공정 양산기술 실현을 위한 설계/소자/공정/재료/첨단패키징 기술 개발</li> <li>전문 인재 양성</li> </ul>	<ul style="list-style-type: none"> <li>양산 가능한 제조 라인 구축</li> <li>고객사 대응 서비스</li> <li>상업적 수익 창출</li> </ul>

출처 NEDO, 「ポスト5G情報通信システム基盤強化研究開発事業」 사업 페이지 및 관련 설명자료. [https://www.nedo.go.jp/activities/ZZJP\\_100172.html](https://www.nedo.go.jp/activities/ZZJP_100172.html)

에 있다[25]. LSTC의 연구 성과 도출 시점과 라피더스의 파일럿 라인 가동(2025. 4) 및 양산 목표 시점(2027)을 긴밀히 연계함으로써 R&D와 상용화

표 3 LSTC 및 라피더스의 주요 R&D 과제

내역사업명	수행기관	과제명
국제협력을 통한 차세대 반도체 제조 기술 개발	LSTC	<ul style="list-style-type: none"> <li>Beyond 2nm &amp; Short-TAT 제조를 위한 기술 개발</li> </ul>
	라피더스	<ul style="list-style-type: none"> <li>미일 협력을 기반으로 한 2nm 반도체 집적화 기술 및 Short-TAT 제조 기술의 연구 개발</li> <li>2nm 세대 반도체 칩렛 패키지 설계 및 제조기술 개발</li> </ul>
차세대 반도체 설계 기술 개발	LSTC	<ul style="list-style-type: none"> <li>2nm 반도체 기술을 이용한 에지(Edge)-AI 가속기 개발</li> </ul>

출처 NEDO, 「ポスト5G情報通信システム基盤強化研究開発事業」 사업 페이지 및 관련 설명자료. [https://www.nedo.go.jp/activities/ZZJP\\_100172.html](https://www.nedo.go.jp/activities/ZZJP_100172.html)

사이의 간극을 최소화하려는 전략을 추구하고 있다.

이 과정에서 LSTC는 독자적인 연구시설에만 의존하지 않고, 라피더스가 홋카이도에 건설 중인 IIM-1 공장의 파일럿 라인을 공유하며 연구 개발을 수행함으로써, 연구실 수준의 성과가 실제 양산 환경에서 즉각적으로 검증될 수 있는 체계를 구축하고 있다. 또한, LSTC가 Beyond 2nm 공정·소자·재료 기술을 개발하면 라피더스가 이를 시제품 제작과 공정 실증, 양산 개발에 즉시 적용하고, 이 과정에서 축적된 제조 데이터가 다시 LSTC로 환류되어 공정 최적화에 활용되는 R&D-양산 간 선순환 구조가 형성되고 있다.

더 나아가 양 기관은 설계 완료(Tape-out)부터 시제품 웨이퍼 출하까지의 소요시간을 기존 수개월에서 수일 수준으로 단축하는 Short-TAT 공정 구현을 공동 목표로 설정하고 있으며, LSTC는 이를 위한 소자·재료·공정·장치 기술을 개발하고 라피더스는 이를 생산라인에 적용함으로써 다품종 소량생산이 요구되는 선단 반도체 시장에서 차별적 경쟁력을 확보하고자 한다.

이러한 R&D-양산 연계 구조를 뒷받침하는 인프라와 투자 현황도 주목할 만하다. 일본 반도체 인프라의 핵심 거점은 홋카이도 치토세의 IIM-1 공장으로서, 이 시설은 연구 개발과 양산을 연결하는 실증 테스트베드 역할을 수행한다. 해당 공장은 건설 기간을 대폭 단축하여 2025년 4월 파일럿 라인 가동을 시작하였으며, 현재 300mm 웨이퍼 기반 공정 검증과 첨단 장비 구축이 순차적으로 진행되고 있다[26].

투자 자원 측면에서는 2027년 2nm 양산 목표 달성까지 총 5조 엔(약 47조 원) 규모의 자금이 소요될 것으로 추산되며, 이 중 정부(약 58%)와 민간(약 42%)이 분담하는 구조로 추진되고 있다. 일본 정부는 보

조금 지원에 더해 직접 출자 및 시설 지원 등 추가 금융지원 방안도 검토하고 있으며, 이를 통해 초기 민간 투자 부족에 따른 재원 조달의 불확실성을 완화하고자 하고 있다. 기술 측면에서는 IBM 협력을 바탕으로 2nm GAA 트랜지스터 시제품 개발을 추진하고, PDK ver.0.5 공개를 통해 고객사 유치 기반을 마련하였다. 아울러 미국 텐스트렌트와의 협력을 통해 에지 AI 가속기 개발도 병행함으로써 기술 포트폴리오를 다각화하고 있다.

### 4.3 시사점

일본의 반도체 부활 전략은 R&D 허브인 LSTC와 양산 주체인 라피더스의 기술 개발 로드맵 및 파일럿 라인을 긴밀히 연계함으로써 강력한 혁신 생태계를 조성했다는 점에서 중요한 벤치마킹 사례를 제공한다. ‘연구소와 제조라인’의 동시 입지 및 공동 운영 체계를 통해 연구 단계의 성과가 양산 라인에서 즉각적으로 검증되고 피드백되는 구조를 갖추어서 선단 공정 기술의 완성도를 단기간에 끌어올리는 전략적 기틀을 마련하였다.

정책적 측면에서 일본 모델은 ‘정부의 선(先)투자 및 민간의 후(後)레버리지’ 구조를 통한 단계적 위험 분담 모델을 제시하고 있다. 다만, 민간 투자가 정부의 기대 수준에 미치지 못할 경우 재원 조달의 구조적 리스크가 현실화할 수 있는 만큼, 현실적인 투자 유인책과 정교한 인센티브 설계가 반드시 병행되어야 한다.

또한, 후발 주자 분야를 전략 육성하기 위해서는 국제협력을 통한 기술 레버리지를 적극 활용하되, 이를 국내 고유 역량으로 체화하기 위한 장기 기술 자립 로드맵을 동시에 추진함으로써 기술 종속 리스크를 최소화하는 전략이 필요하다.

마지막으로, 일본 모델에서 지적된 단일 실패점(Single Point of Failure) 리스크는 소수 대기업 중심인

한국 반도체 산업에도 동일하게 적용될 수 있는 문제로, 이를 보완하기 위해서는 복수 트랙의 연구 수행과 단계별 기술 검증 체계를 구축하여 국가 반도체 거버넌스의 안정성과 복원력을 함께 확보해야 할 것이다.

### 5. 글로벌 반도체 R&D 인프라 모델 비교 분석

주요국 반도체 R&D 인프라는 운영 모델, 기관 성격, 재원 비중, 거버넌스, 핵심 인프라, 협력 네트워크 측면에서 차별화된다(표 4). TSRI는 정부 출연 중심(81%)의 안정적 재원을 기반으로 산학연 협력을 통합하는 생태계 집적형 허브로 기능하며, IMEC은 민간 비중이 높은 재원 구조(73%)와 중립적 거버넌스를 바탕으로 글로벌 개방형 혁신 플랫폼을 운영한다. NY CREATES는 공공-민간 혼합 투자와 300mm 공정 기반 산업급 인프라를 결합해 실증·상용화 테스트베드 역할을 수행하고, 일본은 정부 주도 투자와 조합-파운드리 연계를 통해 R&D-양

산 일체형 구조를 구축하고 있다. 이는 국가 반도체 인프라의 경쟁력이 개별 요소가 아닌, 거버넌스, 투자 구조, 실증 연계, 전략 분야 설정, 인재 체계 등을 유기적으로 결합하는 통합적 설계에 의해 결정됨을 보여준다.

### III. 국가 반도체 인프라 고도화 전략 방향

대만 TSRI, 벨기에 IMEC, 미국 NY CREATES, 일본 LSTC-라피더스 사례를 종합하면, 최근 국가 반도체 인프라의 경쟁력은 운영 거버넌스, 장기 투자 구조, 실증 연계, 전략 분야 특화, 인재 순환 체계를 어떻게 통합적으로 설계하느냐에 의해 좌우되고 있다. 따라서 국내 국가 반도체 인프라 고도화도 단순한 시설 확충을 넘어, 운영방식과 활용체계 전반을 함께 재설계하는 관점에서 추진될 필요가 있다.

이에 따라 4대 모델 분석을 토대로 거버넌스, 재원 및 투자, R&D·인프라, 인재 및 생태계, 특화 전략 측면에서 한국 반도체 R&D 인프라 고도화 전략의 시사점을 제시하면 다음과 같다.

표 4 주요국 민간협력 R&D 인프라 모델 비교

구분	TSRI (대만)	IMEC (벨기에)	NSTC/ NY CREATES (미국)	LSTC-라피더스 (일본)
모델	생태계 집적형	중립적 개방형 혁신 플랫폼형	산업급 실증·상용화 테스트베드형	R&D-양산 일체형
기관 성격	정부출연 연구기관	비영리 연구기관	비영리 연구기관	기술연구조합/ 민간파운드리
재원 비중	정부출연(81%), 민간(18%)	민간(73%), 정부(27%)	연방정부(7%), 주정부(8.5%), 민간(84.5%)	정부(58%), 민간(42%)
거버넌스	정부출연 기반 산학연 허브형 운영	민간주도 중립적 비영리 운영	공공-민간 협력형 독립 운영	정부 주도 조합-파운드리 연계형 운영
핵심 인프라	150/200mm 웨이퍼 및 300mm 확장 추진, 개방형 클린룸	300mm 파일럿 라인, High-NA EUV Lab, 첨단 클린룸	300mm 펌, High-NA EUV(예정), Class-1 클린룸	300mm 파일럿 라인, IIM-1 건설 중
주요 파트너	TSMC, 대만 주요 대학	글로벌 기업(800개+), 대학(250+)	IBM, Applied Materials, ASML 등	IBM, Tenstorrent

출처 저자 작성.

## 1. 거버넌스: 개방형 협력과 분산형 운영 구조

TSRI의 산학연 허브, IMEC의 중립적 협력 구조, LSTC-라피더스의 R&D-양산 연계 모델은 형태는 다르지만 개방형 협력과 실행력 있는 운영체계를 결합하고 있다는 공통점을 보인다. 이에 따라 국내 반도체 인프라도 단일 기관 중심 구조를 넘어 핵심 허브와 지역 거점을 연계하는 중앙-분산형 거버넌스를 고려할 필요가 있다.

특히 IMEC 사례처럼 특정 기업에 종속되지 않는 중립적 의사결정 구조와 명확한 참여 규칙이 중요하며, 일본 사례와 같이 연구-실증-양산을 연결하는 연계 구조도 강화되어야 한다. 또한, 정부는 R&D 리스크를, 민간은 사업화 리스크를 분담하는 구조를 명확히 하고, 복수 트랙과 단계별 검증 체계를 통해 단일 실패점 위험을 최소화해야 한다. 아울러 정책과 시장 수요를 연결하는 유연한 실행 조직을 중심으로 운영체계를 설계할 필요가 있다.

## 2. 재원 및 투자: 공공투자와 후속 민간 연계

IMEC과 NY CREATES는 공공의 초기 투자와 민간 참여를 결합한 혼합형 재원 구조를 통해 대규모 연구 인프라 구축이 가능함을 보여준다. 특히 IMEC은 단일 기업 수입 비중을 4% 이내로 제한함으로써 특정 기업 영향력을 억제하고 중립적 협력 구조를 유지하고 있다. 한편, 일본 사례는 정부 주도의 대규모 선투자가 기술 도약에 효과적임을 시사하나, 민간 투자 유인이 부족할 경우 재정 리스크가 발생할 수 있음을 보여준다. 이에 따라 우리나라는 공공 선투자를 기반으로 민간 참여를 확대하되, 세제 혜택, 인프라 접근권, 기술료 감면 등 인센티브 설계를 병

행하고, 특정 기업에 대한 과도한 의존을 방지하기 위한 운영 구조 설계도 함께 추진할 필요가 있다.

## 3. R&D·인프라: 공동 R&D-산업 실증 연계

4개 모델은 단순 연구시설을 넘어 공동 실증과 기술 검증이 가능한 플랫폼형 인프라로 발전하고 있다. TSRI는 설계-제작-검증 통합 플랫폼, IMEC은 사전경쟁 공동 실증 플랫폼, NY CREATES는 산업급 공정 테스트베드, 일본은 R&D-양산 연계 체계를 통해 연구 성과의 산업 적용을 지원하고 있다.

이에 따라 국내 인프라도 장비 중심 구축을 넘어, 사전경쟁 단계의 공동 R&D 플랫폼과 산업급 실증 인프라를 결합한 구조로 전환할 필요가 있다. 특히 '한국형 IIAP' 기반 공동연구체계를 통해 소부장·팹리스 기업 간 중복투자를 줄이고 성과를 공유하는 한편, 이를 300mm 공정 등 산업급 테스트베드와 연계하여 연구 성과가 시제품 제작과 초기 양산 검증으로 이어지도록 해야 한다. 결국 핵심은 인프라 자체보다 운영 방식에 있으며, 공동연구-실증-상용화를 연결하는 플랫폼 설계가 중요하다.

## 4. 인재·생태계: 교육-연구-산업 순환 및 허브-스포크 체계

TSRI와 NY CREATES 사례는 반도체 연구 인프라가 기술 개발을 넘어 인재 양성과 생태계 형성의 핵심 플랫폼으로 기능하고 있음을 보여준다. 또한, 신주과학단지 사례에서 보듯이 반도체 경쟁력은 개별 기관이 아닌 기업-대학-연구소가 유기적으로 연결된 클러스터 구조에서 강화된다.

이에 따라 국내는 교육-연구-산업이 연계된 인력 순환 체계를 구축하고, 스타트업과 중소기업을 포

함한 개방형 생태계를 확대할 필요가 있다. 특히 인재 양성과 기술 개발, 산업 적용이 단절되지 않고 하나의 흐름으로 이어지도록 인프라와 프로그램을 통합적으로 설계하는 것이 중요하다.

아울러 중앙 허브가 전략기획과 원천기술, 실증 표준을 담당하고 지역 거점이 패키징·소부장·응용 분야의 상용화와 교육을 담당하는 허브-스포크형 네트워크 구축이 요구된다. 나아가 글로벌 인재와 기업이 참여할 수 있는 중립적·개방형 혁신 허브로의 발전도 함께 추진할 필요가 있다.

## 5. 전략 분야 특화: 한국형 강점 기반 선택과 집중

4개 모델은 범용 인프라 확장보다 전략 분야를 중심으로 역량을 집중함으로써 경쟁력을 확보하고 있다. TSRI는 AI SoC·실리콘 포토닉스·첨단 패키징 등 핵심 분야에 연구 역량을 집적하고, IMEC은 High-NA EUV 기반 선단 공정 실증 거점을 구축하였으며, 일본은 Beyond 2nm 및 Short-TAT 제조라는 명확한 기술 목표를 중심으로 R&D와 양산을 연계하고 있다. 이는 인프라 구축 이전에 ‘어느 분야에서 글로벌 실증과 협력의 중심이 될 것인가’에 대한 전략적 설정이 선행되어야 함을 시사한다.

한국은 기존 메모리·파운드리·HBM 중심의 제조 경쟁력을 기반으로 첨단 패키징·이종집적, AI 반도체용 실리콘 포토닉스, 차세대 전력반도체 등 차별화 가능성이 높은 영역에서 인프라와 R&D를 연계하는 전략적 접근이 요구된다. 이 과정에서 특정 기업 중심 구조를 지양하고, 소부장·팹리스·스타트업이 함께 참여할 수 있는 개방형 플랫폼으로 설계하는 것이 중요하다. 아울러 기술 로드맵, 인프라 투자, 글로벌 협력 유치를 통합적으로 연계함으로써 전략 분야 중심의 지속 가능한 혁신 기

반을 구축할 필요가 있다.

## IV. 결론

본 연구는 글로벌 주요국의 민관협력 기반 반도체 연구 인프라를 생태계 집적형 허브, 중립적 개방형 혁신 플랫폼, 산업급 테스트베드, R&D-양산 일체형의 4대 모델을 비교·분석하고, 이를 토대로 한국의 인프라 고도화 방향을 도출하는 데 목적이 있다. 분석 결과, 각 모델은 상이한 강점과 리스크를 지니며, 국가 반도체 경쟁력은 시설 규모보다 거버넌스, 투자 구조, 실증 연계, 인재·생태계, 전략 분야 특화 설계의 통합적 운영에 의해 좌우됨을 확인하였다. 이에 한국은 중립성과 실행력을 갖춘 거버넌스와 공공-민간 혼합형 투자 구조를 기반으로, 사전경쟁 공동 R&D와 산업급 실증 인프라를 유기적으로 연계하여 연구 성과의 산업 전환을 가속화할 필요가 있다. 아울러 전략 분야 중심의 선택과 집중을 통해 글로벌 협력과 실증의 거점을 형성하고, 인재 순환형 개방 생태계를 확장해야 한다. 이를 기반으로 국제적 개방성을 갖춘 R&D 허브로 도약함으로써 차세대 반도체 경쟁력 확보의 기반을 공고히 할 수 있을 것이다.

### 용어해설

**신주과학단지(Hsinchu Science Park)** 대만 북서부 신주시에 위치한 '대만의 실리콘밸리'로, TSMC를 비롯한 반도체 기업과 대학·연구기관이 집적된 세계적 첨단 산업 클러스터

**허브&스포크(Hub-and-Spoke)** 중앙의 핵심 거점(Hub)에 자원과 인프라를 집중시키고 이를 주변의 여러 협력 기관(Spoke)과 연결하여 효율적으로 공유·확산하는 네트워크 구조

**High NA EUV** 기존 극자외선(EUV) 장비보다 렌즈의 수치구경(NA)을 0.33에서 0.55로 높여, 2nm 이하의 초미세 회로를 단일 노광으로 구현할 수 있게 하는 차세대 노광 기술

**GAA(Gate-All-Around)** 전류가 흐르는 채널의 4면 전체를 게이트가 감싸는 트랜지스터 구조로, 기존 핀펫(FinFET) 공정보다 세밀한 전류 제어가 가능해 성능과 전력 효율을 극대화한 기술

## 참고문헌

- [1] 정형곤 외, “글로벌 반도체 산업경쟁력과 공급망 구조 분석,” 연구보고서 24-18, 대외경제정책연구원, 2024.
- [2] KITA, “반도체 생산시설 투자규모 갈수록 중요…기업 부담 덜어줘야,” 무역뉴스, 2024. 6. 13. <https://www.kita.net/board/totalTradeNews/totalTradeNewsDetail.do?no=84301&siteId=1>
- [3] PwC, “AI 시대를 견인하는 반도체 산업 전망: 반도체 시장의 주요 동향과 성장 동력,” 2024.
- [4] KOTRA, “대만 반도체 산업,” 2019. 6. 19. [https://dream.kotra.or.kr/kotraneews/cms/news/actionKotraBoardDetail.do?SITE\\_NO=3&MENU\\_ID=200&CONTENTS\\_NO=1&bbsGbn=403&bbsSn=403&pNttSn=175063](https://dream.kotra.or.kr/kotraneews/cms/news/actionKotraBoardDetail.do?SITE_NO=3&MENU_ID=200&CONTENTS_NO=1&bbsGbn=403&bbsSn=403&pNttSn=175063)
- [5] 민수진 외, “첨단반도체 R&D 협력 사례 분석: IMEC, TSRI, NSTC를 중심으로,” 전자통신동향분석, 제38권 제4호, 2023. 8.
- [6] Taiwan Semiconductor Research Institute (TSRI), “Introduction of TSRI,” National Applied Research Laboratories (NARLabs).
- [7] TSRI, “TSRI (Taiwan Semiconductor Research Institute): Your Best Partner in Semi. Academic Research and Talent Cultivation,” 2025. 5.
- [8] 工商時報, “國研院估四年投資近80億 半導體研究中心計畫 啟動,” 2025. 2. 5. <https://www.ctee.com.tw/news/20250205700100-439901>
- [9] 최광현, “대만, 양자 컴퓨터 도입으로 반도체 연구 혁신 가속화…시스코, AI 기반 와이파이 7 공개,” 양자신문, 2024. 11. 26. <https://www.quantumtimes.net/news/articleView.html?idxno=54494>
- [10] THE ELEC, “일본-대만, 2나노 차세대 트랜지스터 구조 개발,” 2021. 5. 3. <https://www.thelec.kr/news/articleView.html?idxno=11449>
- [11] 임혜란, 조한나, “글로벌 금융위기 이후 대만 발전모델의 변화와 지속,” 아시아리뷰, 제12권 제2호, 2022, pp. 41-72.
- [12] IMEC, “Annual & Sustainability Report 2024,” 2024.
- [13] IMEC, “Consolidated Financial Statements 2024,” 2024.
- [14] IMEC 웹사이트. <https://www.imec-int.com/en>
- [15] ASML, “ASML Ships Industry’s First EUV Tools to Albany NanoTech and IMEC,” 2006. 7. 25.
- [16] NY CREATES, “Amended and Restated By-Laws of New York Center for Research, Economic Advancement, Technology, Engineering and Science Corporation,” 2021, pp. 1-7.
- [17] NY CREATES, “About Albany NanoTech Complex,” <https://ny-creates.org/about/albany-nanotech-complex/>
- [18] Governor of New York, “Governor Hochul Announces Grand Opening of NSTC EUV Accelerator at NY CREATES Albany NanoTech,” <https://www.governor.ny.gov/news/governor-hochul-announces-grand-opening-nstc-euv-accelerator-ny-creates-albany-nanotech>
- [19] Governor of New York, “Governor Hochul Celebrates Topping Out of NY CREATES’ \$1 Billion NanoFab Reflection,” <https://www.governor.ny.gov/news/governor-hochul-celebrates-topping-out-ny-creates-1-billion-nanofab-reflection>
- [20] U.S. Department of Commerce, “Biden-Harris Administration Announces NY CREATES Albany NanoTech,” 2024. 10. <https://www.commerce.gov/news/press-releases/2024/10/biden-harris-administration-announces-ny-creates-albany-nanotech>
- [21] NY CREATES, “Partners,” <https://ny-creates.org/about/partners/>
- [22] NY CREATES, “Workforce Development,” <https://ny-creates.org/workforce-development/>
- [23] LSTC, “About,” <https://www.lstc.jp/about/>
- [24] Rapidus, “About,” <https://www.rapidus.inc/en/about/>
- [25] NEDO, “ポスト5G情報通信システム基盤強化研究開発事業,” [https://www.nedo.go.jp/activities/ZZJP\\_100172.html](https://www.nedo.go.jp/activities/ZZJP_100172.html)
- [26] Rapidus, “NEDO FY2025 Approval,” Rapidus Newsroom. [https://www.rapidus.inc/en/news\\_topics/information/nedo-fy2025-approval/](https://www.rapidus.inc/en/news_topics/information/nedo-fy2025-approval/)